

PONTIFÍCIA UNIVERSIDADE CATÓLICA
DEPARTAMENTO DE ENGENHARIA

LABORATÓRIO DE
SISTEMAS DIGITAIS I – SD I

Prof. Dr. Aparecido S. Nicolett

Prof. Dr. Sérgio Miranda Paz

ÍNDICE:

Experiência 0: Placa Didática	3
Experiência 1: Multivibrador Astável	5
Experiência 2: Multivibrador Monoestável	8
Experiência 3: Portas Lógicas Básicas	10
Experiência 4: Minimização e Implementação de Função Booleana	12
Experiência 5: Implementação de Função Booleana com Portas NE e NOU	14
Experiência 6: Circuitos Multiplex - MUX	16
Experiência 7: Circuitos Demultiplex - DEMUX	18
Experiência 8: Circuitos Aritméticos e ULA	19
ANEXOS : Código de resistores, capacitores e circuitos integrados	21

EXPERIÊNCIA

0

PLACA DIDÁTICA

Identificação dos alunos:		Data:
1.		Turma:
2.		
3.		Professor:
		Conceito:

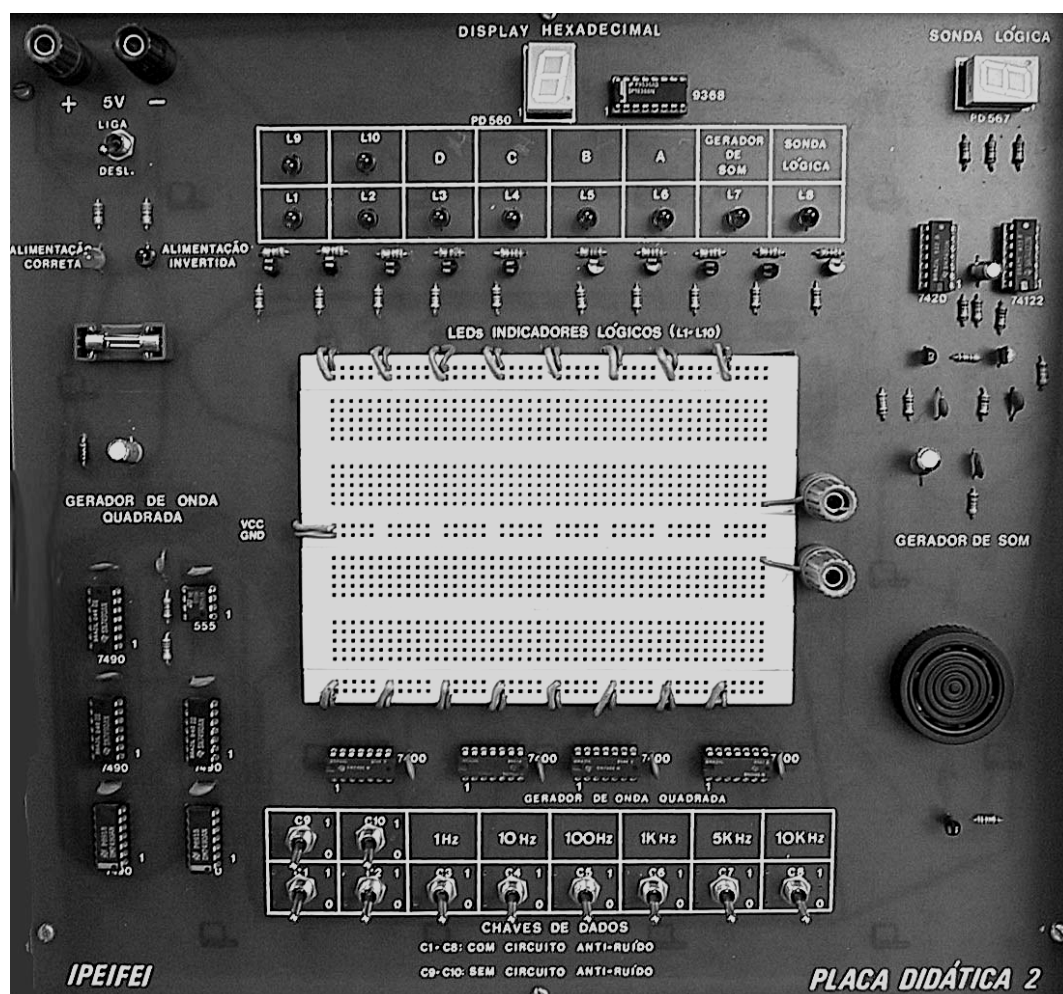
I. OBJETIVOS:

- Familiarização com a placa didática e com seus principais componentes.

II. MATERIAL UTILIZADO:

- Placa didática.
- Fios e cabos para as conexões.

Pode-se ver abaixo uma foto da placa didática.



III. PROCEDIMENTO EXPERIMENTAL:

a) Identifique na placa os dispositivos de entrada:

- 10 chaves de entrada de dados (C1 a C10).
- Gerador de “onda quadrada” com saídas de 1Hz, 10Hz, 100Hz, 1kHz, 5kHz e 10kHz.

b) Identifique na placa os dispositivos de saída:

- 10 LEDs indicadores lógicos (L1 a L10).
- Display de 7 segmentos acionado por um decodificador binário/hexadecimal (DCBA).
- Gerador de som.
- Sonda lógica (identifica nível lógico “0” , “1” , “circuito em aberto” e a presença de “onda quadrada”).

c) Ligue a placa didática.

d) Conecte a chave C6 (entrada) ao LED L4 (saída). Modifique a posição da chave e verifique o comportamento do LED. Experimente as outras chaves e os outros LEDs.

e) Repita o item anterior substituindo o LED L4 pelo gerador de som e depois pela sonda lógica.

f) Ligue o gerador de 1Hz na saída L1 e simultaneamente na sonda lógica. Qual sua conclusão?

g) Repita o item anterior para as demais frequências do gerador e analise o resultado.

MULTIVIBRADOR ASTÁVEL

Identificação dos alunos:		Data:
1.		Turma:
2.		
3.		Professor:
		Conceito:

I. OBJETIVOS:

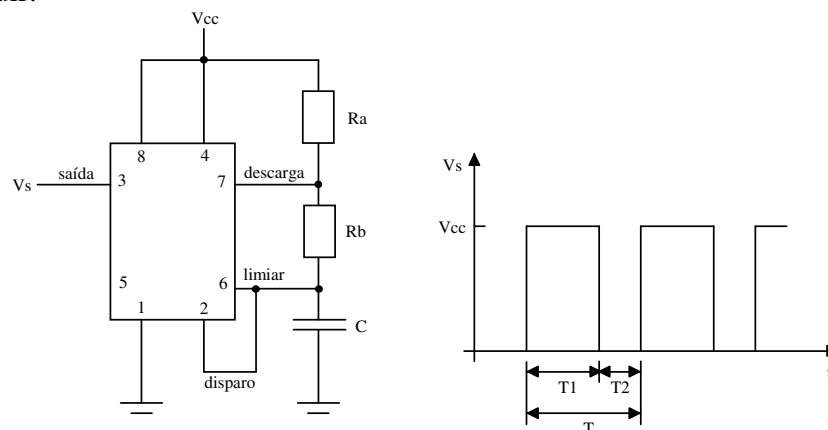
- Estudo de multivibrador astável.
- Configuração típica de um multivibrador astável utilizando o CI-555.

II. MATERIAL UTILIZADO:

- Placa didática.
- Fios e cabos para as conexões.
- Osciloscópio com Duplo Canal, com 2 cabos com garra.
- Gerador de Onda Quadrada (0 a 5V), com cabo para ligação na placa.
- CI 555.
- Resistores ($k\Omega$): 62, 47, 12, 3.9.
- Capacitores (F): 68n, 10 μ .

III. TEORIA:

O multivibrador astável é um circuito que opera em duas posições (ou estados) instáveis, permanecendo determinados intervalos de tempo em cada uma delas. O circuito astável implementado com o CI 555 pode ser visto a seguir.



Onde:

$$T1 = 0,69(R_a + R_b)C$$

$$T2 = 0,69R_bC$$

$$T = T1 + T2 = 0,69(R_a + 2R_b)C$$

Define-se CICLO DE OPERAÇÃO (D) de um astável como sendo a razão entre o tempo em que a saída fica em nível alto (T1) e o período completo (T):

$$D = \frac{T_1}{T} = \frac{0,69(R_a + R_b)C}{0,69(R_a + 2R_b)C} = \frac{(R_a + R_b)}{(R_a + 2R_b)}$$

A frequência de oscilação será:

$$f = \frac{1}{T} = \frac{1}{T_1 + T_2} = \frac{1}{0,69(R_a + 2R_b)C}$$

Com estes dois parâmetros (D e f) pode-se determinar os componentes necessários (R_a , R_b e C) para tal circuito. Como se tem apenas duas equações para a determinação de três incógnitas, pode-se adotar uma delas e com este valor calcular as outras duas. Normalmente adota-se o valor do capacitor C (em geral em menor disponibilidade) e utiliza-se as equações para calcular R_a e R_b .

IV. PROCEDIMENTO EXPERIMENTAL:

a) Projete e monte um multivibrador astável que oscile numa frequência $f = 1\text{Hz}$ e ciclo de operação $D = 0,7$. Adote $C = 10\mu\text{F}$.

Solução:

VISTO DO PROFESSOR	
-----------------------	--

b) Projete um multivibrador astável que oscile numa frequência $f = 1\text{kHz}$ e ciclo de operação $D = 0,8$ (resultados desejados). Adote $C = 68\text{nF}$. Após terminar o cálculo teórico, aproxime os valores obtidos por valores comerciais disponíveis no material recebido, e recalcule a frequência f e o ciclo de operação D (resultados esperados).

Solução:

VISTO DO PROFESSOR	
-----------------------	--

c) Monte o multivibrador astável com os componentes do item anterior e anote detalhadamente a forma de onda na saída V_s .

A blank sheet of white graph paper featuring a uniform grid of thin black horizontal and vertical lines. The grid consists of 10 columns and 8 rows of squares. A thicker vertical line runs down the left side, creating a margin. There are also tick marks along the top and bottom edges of the grid area.

VISTO DO PROFESSOR	
-----------------------	--

d) Determine, através da forma de onda obtida experimentalmente no item anterior, a frequência f e o ciclo de operação D . Compare esses resultados obtidos com os resultados desejados e com os resultados esperados, e calcule os erros percentuais tanto no valor da frequência (E_f) como no valor do ciclo de operação (E_D). Justifique esses erros.

Solução:

	Resultados		
	Desejados	Esperados	Obtidos
f (kHz)	1,0		
D	0,8		

--

V. CONCLUSÃO:

MULTIVIBRADOR MONOESTÁVEL

Identificação dos alunos:		Data:
1.		Turma:
2.		
3.		Professor:
		Conceito:

I. OBJETIVOS:

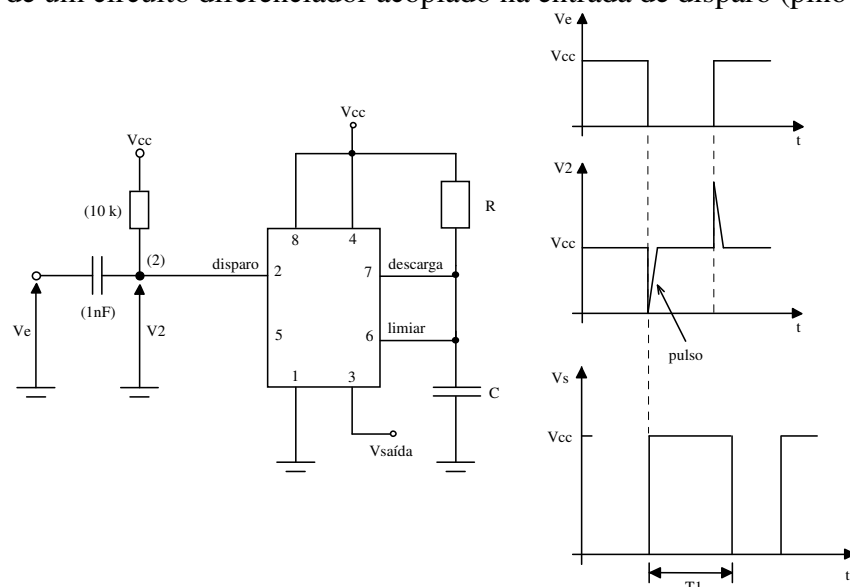
- Estudo de multivibrador monoestável.
- Configuração típica de um multivibrador monoestável utilizando o CI-555.

II. MATERIAL UTILIZADO:

- Placa Didática.
- Fios e cabos para as conexões.
- Osciloscópio com Duplo Canal, com 2 cabos com garra.
- Gerador de Onda Quadrada (0 a 5V), com cabo para ligação na placa.
- CI 555.
- Resistores ($k\Omega$): 10, 12, 82.
- Capacitores (F): 1nF, 33nF, 10 μ F.

III. TEORIA:

O circuito monoestável é aquele que tem um estado estável. Ele pode permanecer neste estado eternamente. Se houver um disparo, o circuito passa do estado estável para um estado instável, onde permanece por um intervalo de tempo T_1 , ao final do qual retorna ao estado estável e ali permanece até que seja novamente disparado (ou ativado). O circuito monoestável implementado com o CI 555 é apresentado na figura abaixo. Para o monoestável ser disparado a partir de um degrau (ou onda quadrada) é usual a utilização de um circuito diferenciador acoplado na entrada de disparo (pino 2) do CI 555.



Onde: $T_1 = 1,1.R.C$

IV. PROCEDIMENTO EXPERIMENTAL:

a) Projete e monte um multivibrador monoestável de tempo $T1 = 1s$ (desejado). Adote $C = 10\mu F$.

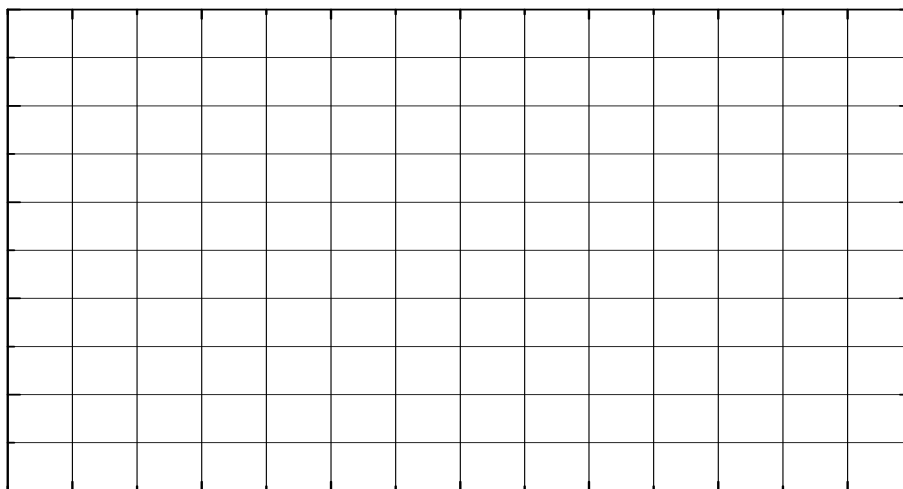
Solução:

VISTO DO PROFESSOR	
-----------------------	--

b) Projete um multivibrador monoestável de tempo $T1 = 500\mu s$. Adote $C = 33nF$. Após terminar o cálculo teórico, aproxime os valores obtidos por valores comerciais disponíveis no material recebido. Recalcule $T1$ (esperado) com os valores de resistência e capacitor que serão efetivamente utilizados.

Solução:

c) Monte o multivibrador monoestável com os componentes do item anterior. Dispare o monoestável através de um gerador de onda quadrada e um diferenciador na entrada. Anote detalhadamente as formas de onda na saída V_s , na entrada V_e e no pino 2 (após o diferenciador) sincronizadas no tempo para $f = 500Hz$.



VISTO DO PROFESSOR	
-----------------------	--

d) Varie a frequência do gerador (f). O que aconteceu com o tempo $T1$, quando f variou?

V. CONCLUSÃO:

PORTAS LÓGICAS BÁSICAS

Identificação dos alunos:		Data:
1.		Turma:
2.		
3.		Professor:
		Conceito:

I. OBJETIVOS:

- Utilização das Portas Lógicas Básicas.
- Implementação de Funções Lógicas.

II. MATERIAL UTILIZADO:

- Placa Didática.
- Fios e cabos para as conexões.
- CIs: 7400 (1), 7402 (1), 7404 (1), 7408 (1), 7432 (1), 7486 (1).

III. PROCEDIMENTO EXPERIMENTAL:

a) Através das informações contidas no manual (DATA BOOK), identifique quais as portas lógicas contidas em cada circuito integrado fornecido. Observe as configurações de suas pinagens.

CI	Função Lógica	Números dos pinos											
		Porta 1		Porta 2		Porta 3		Porta 4					
		entradas	saída	entradas	saída	entradas	saída	entradas	saída				
7400													
7402													
7408													
7432													
7486													
		Porta 1		Porta 2		Porta 3		Porta 4		Porta 5		Porta 6	
		entrada	saída	entrada	saída	entrada	saída	entrada	saída	entrada	saída	entrada	saída
7404													

b) Utilizando a placa didática, teste as funções lógicas existentes nos circuitos integrados e verifique se o resultado concorda com o exposto em teoria.

7400		
A	B	S
0	0	
0	1	
1	0	
1	1	

7402		
A	B	S
0	0	
0	1	
1	0	
1	1	

7404	
A	S
0	
1	

7408		
A	B	S
0	0	
0	1	
1	0	
1	1	

7432		
A	B	S
0	0	
0	1	
1	0	
1	1	

7486		
A	B	S
0	0	
0	1	
1	0	
1	1	

c) Utilizando as portas lógicas fornecidas, implemente as funções abaixo, desenhando os circuitos lógicos correspondentes.

$$F = A \cdot \bar{B} + \overline{(B+C)} \quad \text{e} \quad G = (A \oplus B) + \overline{B \cdot C}$$

A	B	C	F	G
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Função F

Função G

VISTO DO PROFESSOR	
-----------------------	--

d) Observando a tabela verdade, note que a função G poderia ser implementada por uma única porta lógica básica de 3 entradas. Qual é essa porta?

IV. CONCLUSÃO:

MINIMIZAÇÃO E IMPLEMENTAÇÃO
DE FUNÇÃO BOOLEANA

Identificação dos alunos:	Data:
1.	Turma:
2.	
3.	Professor:
	Conceito:

I. OBJETIVOS:

- Minimização da função por mapas de Karnaugh.
- Implementação da função com portas lógicas básicas.

II. MATERIAL UTILIZADO:

- Placa Didática.
- Fios e cabos para as conexões.
- CIs: 7404 (1), 7408 (1), 7432 (1).

III. PROCEDIMENTO EXPERIMENTAL:

Funções:

$$F = \bar{A}.\bar{B}.C + B.\bar{C} + A.\bar{B}.\bar{C} + A.\bar{B}.C + A.B.\bar{C}$$

$$G = \bar{A}.\bar{B}.\bar{C} + \bar{A}.B.D + A.B.C + B.\bar{C}.D + A.\bar{B}.\bar{C} + \bar{C}.D$$

a) Minimize as funções por mapas de Karnaugh.

C\AB	00	01	11	10
0				
1				

CD\AB	00	01	11	10
00				
01				
11				
10				

F = _____

G = _____

b) Desenhe os circuitos lógicos que implementem as funções minimizadas com portas lógicas básicas AND, OR, NOT (E, OU e INVERSOR).**Função F:**

Função G:

c) Monte os circuitos e teste seus funcionamentos conferindo com o Mapa de Karnaugh.

VISTO DO PROFESSOR	
-----------------------	--

IV. CONCLUSÃO:

IMPLEMENTAÇÃO DE FUNÇÃO BOOLEANA
COM PORTAS LÓGICAS NAND & NOR

Identificação dos alunos:	Data:
1.	Turma:
2.	
3.	Professor:
	Conceito:

I. OBJETIVOS:

- Minimização da função por mapas de Karnaugh.
- Implementação utilizando somente portas NAND e portas NOR.

II. MATERIAL UTILIZADO:

- Placa Didática.
- Fios e cabos para as conexões.
- CIs: 7400 (2), 7402 (2).

III. TEORIA:

Teorema-1: Toda função pode ser implementada usando apenas portas NAND.

Método: Complementar a função 2 vezes e aplicar o Teorema de De Morgan convenientemente.

Teorema de De Morgan

$$\overline{A + B} = \overline{A} \cdot \overline{B}$$

$$\overline{A \cdot B} = \overline{A} + \overline{B}$$

$$F = \overline{A} \cdot C + A \cdot B \Rightarrow F = \overline{(\overline{A} \cdot C) \cdot (A \cdot B)}$$

Teorema-2: Toda função pode ser implementada usando apenas portas NOR.

Método: Complementar a função 4 vezes e aplicar o Teorema de De Morgan convenientemente.

$$F = \overline{A} \cdot C + A \cdot B \Rightarrow F = \overline{(\overline{A} \cdot C) \cdot (A \cdot B)} \Rightarrow F = \overline{(A + \overline{C}) \cdot (\overline{A} + \overline{B})} \Rightarrow F = \overline{(A + \overline{C})} + \overline{(\overline{A} + \overline{B})}$$

IV. PROCEDIMENTO EXPERIMENTAL:

Dada a função F:

$$F = \overline{A} \cdot B \cdot \overline{C} + B \cdot \overline{C} \cdot D + \overline{A} \cdot B \cdot D + \overline{A} \cdot B \cdot C \cdot \overline{D}$$

a) Minimize a função por mapa de Karnaugh.

CD\AB	00	01	11	10
00				
01				
11				
10				

F = _____

b) Implemente a função utilizando apenas portas NAND. Desenhe o circuito lógico resultante e teste seu funcionamento conferindo com o mapa de Karnaugh.

Solução:

VISTO DO PROFESSOR	
-----------------------	--

c) Implemente a função utilizando apenas portas NOR. Desenhe o circuito lógico resultante e teste seu funcionamento conferindo com o mapa de Karnaugh.

Solução:

VISTO DO PROFESSOR	
-----------------------	--

IV. CONCLUSÃO:

CIRCUITOS MULTIPLEX - MUX

Identificação dos alunos:	Data:
1.	Turma:
2.	
3.	Professor:
	Conceito:

I. OBJETIVOS:

- Implementação de função booleana através de circuitos Multiplex.

II. MATERIAL UTILIZADO:

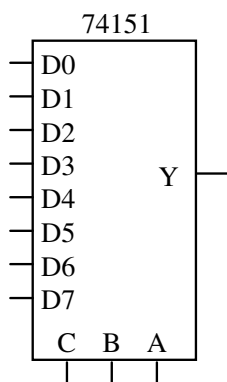
- Placa Didática.
- Fios e cabos para as conexões.
- CIs: 74151 (1), 7404 (1).

III. PROCEDIMENTO EXPERIMENTAL:

a) Implemente a função abaixo utilizando 1 MUX de 3 variáveis de seleção.

$$F = X.\bar{Z} + Y.Z + \bar{Y}.\bar{Z}$$

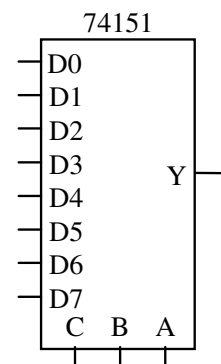
X	Y	Z	F
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	



VISTO DO PROFESSOR	
-----------------------	--

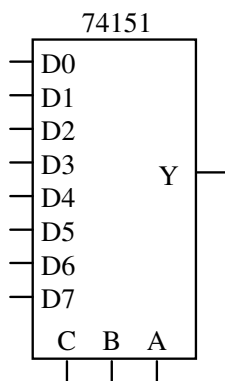
b) Dada a tabela da função G, implemente-a através de um Multiplex de 3 variáveis de seleção. Utilize a variável T como variável auxiliar.

X	Y	Z	T	G
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0



VISTO DO PROFESSOR	
--------------------	--

c) Implemente a função G utilizando 3 variáveis de seleção, porém sem inversor.



VISTO DO PROFESSOR	
--------------------	--

IV. CONCLUSÃO:

CIRCUITOS DEMULTIPLEX - DEMUX

Identificação dos alunos:	Data:
1.	Turma:
2.	
3.	Professor:
	Conceito:

I. OBJETIVOS:

- Implementação de função booleana através de circuitos Demultiplex.

II. MATERIAL UTILIZADO:

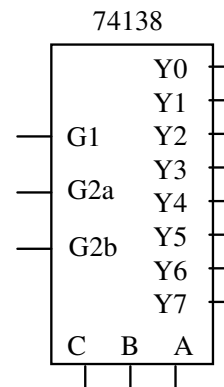
- Placa Didática.
- Fios e cabos para as conexões.
- CIs: 74138 (1) e 7400 (1).

III. PROCEDIMENTO EXPERIMENTAL:

a) Implemente as funções abaixo, utilizando apenas um DEMUX de 3 variáveis de seleção e portas lógicas se necessário.

$$F = \bar{Y}.\bar{Z} + \bar{X}.\bar{Y}.\bar{Z} \quad \text{e} \quad G = \bar{X}.\bar{Y}.\bar{Z} + \bar{X}.Y$$

X	Y	Z	F	G
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		



VISTO DO PROFESSOR	
-----------------------	--

IV. CONCLUSÃO:

CIRCUITOS ARITMÉTICOS & ULA

Identificação dos alunos:		Data:
1.		Turma:
2.		
3.		Professor:
		Conceito:

I. OBJETIVOS:

- Implementação de Circuitos Somador e Subtrator utilizando portas lógicas básicas.
- Estudo de uma Unidade Lógica Aritmética integrada.

II. MATERIAL UTILIZADO:

- Placa Didática.
- Fios e cabos para as conexões.
- CIs: 7486 (1), 7408 (1), 7404 (1), 74181 (1).

III. PROCEDIMENTO EXPERIMENTAL:

- a) Implemente o circuito meio somador de 1 bit utilizando portas lógicas básicas.

A	B	S	Cout
0	0		
0	1		
1	0		
1	1		

VISTO DO PROFESSOR	
-----------------------	--

- b) Implemente o circuito meio subtrator de 1 bit utilizando portas lógicas básicas.

A	B	SU	Cout
0	0		
0	1		
1	0		
1	1		

VISTO DO PROFESSOR	
-----------------------	--

c) Utilizando a Unidade Lógico-Aritmética (ULA) integrada (CI74181) e os recursos da placa didática (chaves e LEDs), projete e monte um circuito capaz de realizar diversas operações aritméticas e lógicas, sempre com os operandos: **A = 1010** e **B = 0011**

VISTO DO PROFESSOR	
-----------------------	--

d) No circuito anterior, execute as seguintes operações:

d.1) Operações Aritméticas

a) Soma de dois números de 4 bits (**A PLUS B**).
RESULTADO = _____

S3	S2	S1	S0	M	Cn

b) Diferença de dois números de 4 bits (**A MINUS B**).
RESULTADO = _____

S3	S2	S1	S0	M	Cn

d.2) Operações Lógicas.

a) $A + B$ (**A OR B**)
RESULTADO = _____

S3	S2	S1	S0	M	Cn

b) $A \bullet B$ (**A AND B**)
RESULTADO = _____

S3	S2	S1	S0	M	Cn

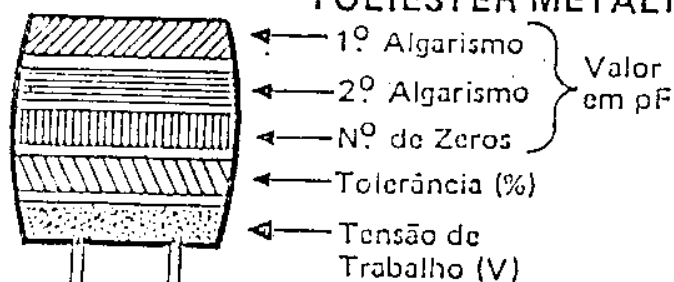
c) $A \oplus B$ (**A XOR B**)
RESULTADO = _____

S3	S2	S1	S0	M	Cn

IV. CONCLUSÃO:

ANEXOS**LEITURA DO VALOR DE RESISTORES**

CÓDIGO DO VALOR				CÓDIGO TOLERÂNCIA	
Preto	=	0	Verde	=	5
Marrom	=	1	Azul	=	6
Vermelho	=	2	Violeta	=	7
Laranja	=	3	Cinza	=	8
Amarelo	=	4	Branco	=	9
				Marrom	= 1%
				Vermelho	= 2%
				Dourado	= 5%
				Prateado	= 10%
				Sem Faixa	= 20%

**LEITURA DO VALOR DE CAPACITORES
POLIESTER METALIZADO**

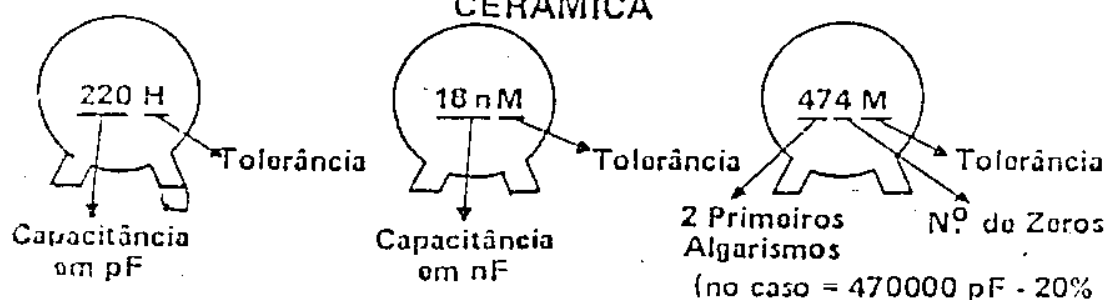
Código de valor igual ao dos resistores

CÓDIGO TOL.

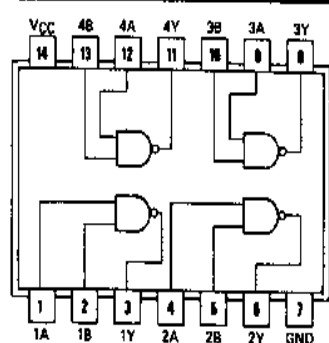
Preto = 20%
Branco = 10%

CÓDIGO TENSÃO

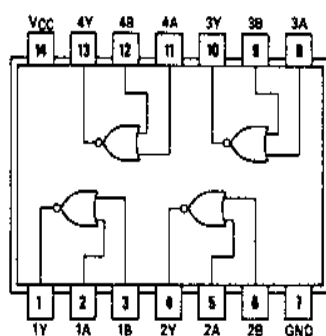
Vermelho = 250V
Amarelo = 400V
Azul = 630V

**LEITURA DO VALOR DE CAPACITORES
CERÂMICA****CÓDIGO TOLERÂNCIA**

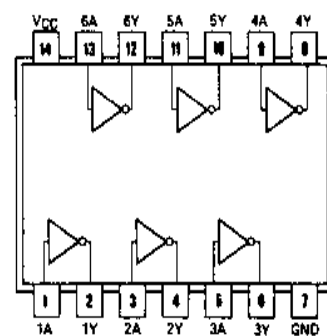
ATÉ 10 pF	ACIMA DE 10 pF	
B = 0,1 pF	F = 1%	M = 20%
C = 0,25 pF	G = 2%	P = +100% - 0%
D = 0,5 pF	H = 3%	S = +50% - 20%
F = 1 pF	J = 5%	Z = +80% - 20%
G = 2 pF	K = 10%	



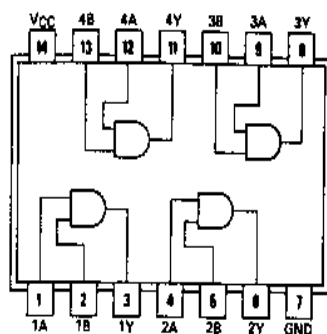
SN5400 (J) SN7400 (J, N)
 SN54H00 (J) SN74H00 (J, N)
 SN54L00 (J) SN74L00 (J, N)
 SN54LS00 (J, W) SN74LS00 (J, N)
 SN54S00 (J, W) SN74S00 (J, N)



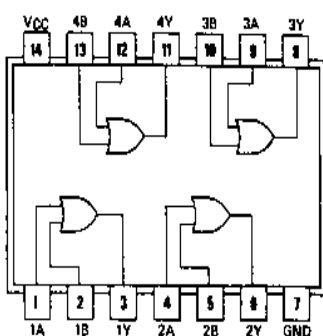
SN5402 (J) SN7402 (J, N)
 SN54L02 (J) SN74L02 (J, N)
 SN54LS02 (J, W) SN74LS02 (J, N)
 SN54S02 (J, W) SN74S02 (J, N)



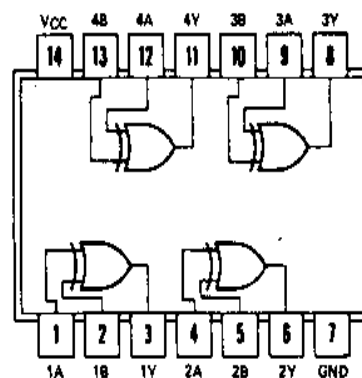
SN5404 (J) SN7404 (J, N)
 SN54H04 (J) SN74H04 (J, N)
 SN54L04 (J) SN74L04 (J, N)
 SN54LS04 (J, W) SN74LS04 (J, N)
 SN54S04 (J, W) SN74S04 (J, N)



SN5408 (J, W) SN7408 (J, N)
 SN54LS08 (J, W) SN74LS08 (J, N)
 SN54S08 (J, W) SN74S08 (J, N)

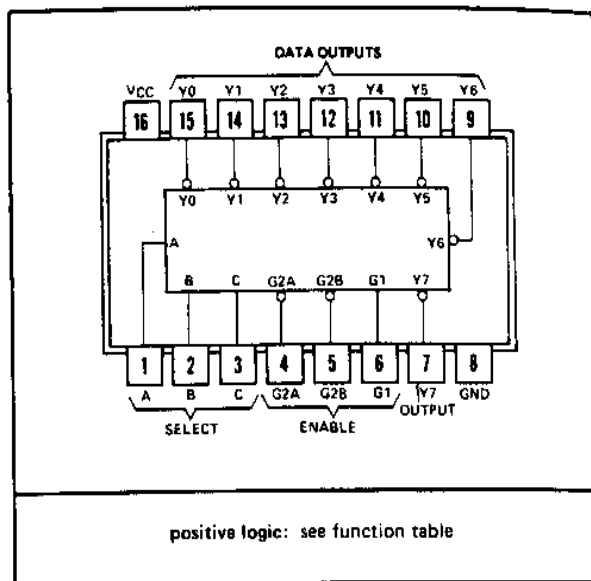


SN5432 (J, W) SN7432 (J, N)
 SN54LS32 (J, W) SN74LS32 (J, N)
 SN54S32 (J, W) SN74S32 (J, N)



SN5486 (J, W) SN7486 (J, N)
 SN54LS86 (J, W) SN74LS86 (J, N)
 SN54S86 (J, W) SN74S86 (J, N)

SN54LS138, SN54S138 ... J OR W PACKAGE
SN74LS138, SN74S138 ... J OR N PACKAGE
(TOP VIEW)



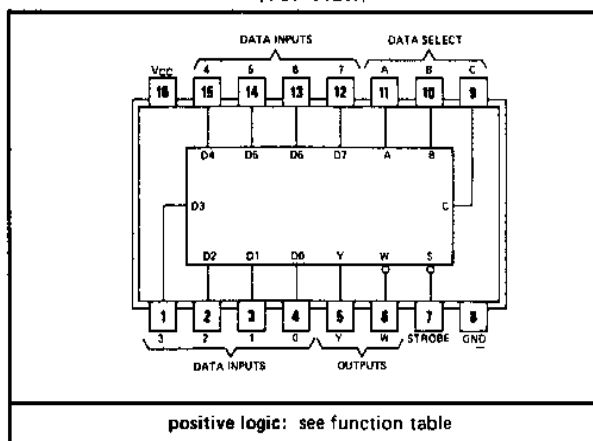
'LS138, 'S138
FUNCTION TABLE

ENABLE		SELECT			OUTPUTS							
G1	G2*	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	L	H	H	H	H	H
H	L	H	L	L	H	H	H	L	H	H	H	H
H	L	H	L	H	H	H	H	L	H	H	H	H
H	L	H	H	L	H	H	H	H	L	H	H	H
H	L	H	H	H	H	H	H	H	H	L	H	H

*G2 = G2A + G2B

H = high level, L = low level, X = irrelevant

SN54151A, SN54LS151, SN54S151 ... J OR W PACKAGE
SN74151A, SN74LS151, SN74S151 ... J OR N PACKAGE
(TOP VIEW)



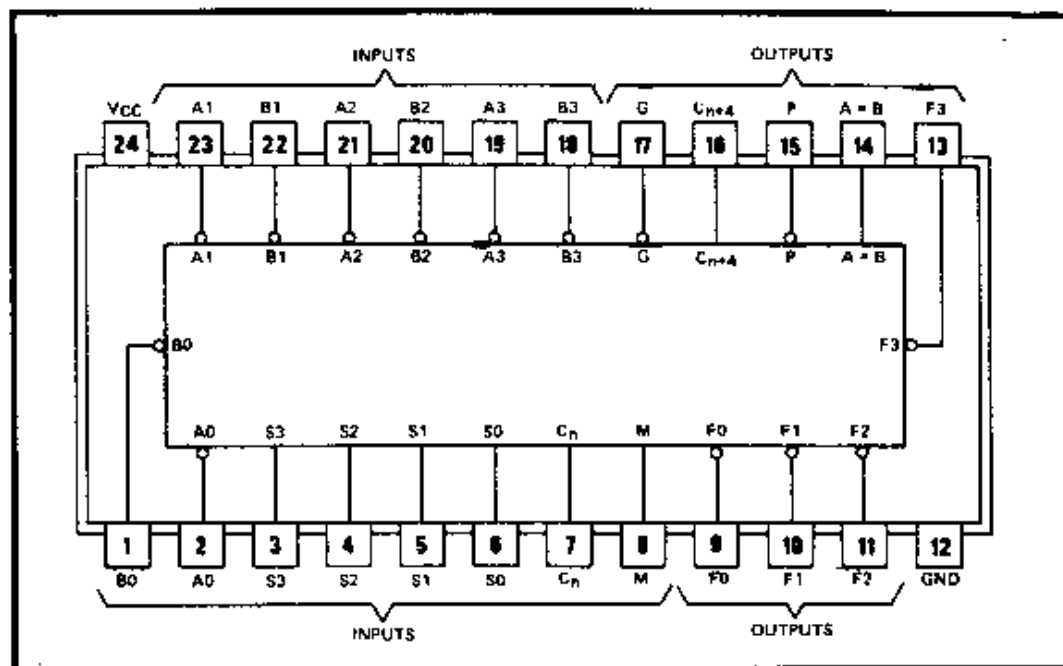
'151A, 'LS151, 'S151
FUNCTION TABLE

SELECT			STROBE S	OUTPUTS	
C	B	A		Y	W
X	X	X	H	L	H
L	L	L	L	D0	$\overline{D0}$
L	L	H	L	D1	$\overline{D1}$
L	H	L	L	D2	$\overline{D2}$
L	H	H	L	D3	$\overline{D3}$
H	L	L	L	D4	$\overline{D4}$
H	L	H	L	D5	$\overline{D5}$
H	H	L	L	D6	$\overline{D6}$
H	H	H	L	D7	$\overline{D7}$

H = high level, L = low level, X = irrelevant

$\overline{E0}, \overline{E1} \dots \overline{E15}$ = the complement of the level of the respective E input
D0, D1 ... D7 = the level of the D respective input

SN54181, SN54LS181, SN54S181 ... J OR W PACKAGE
SN74181, SN74LS181, SN74S181 ... J OR N PACKAGE
(TOP VIEW)



SELECTION					ACTIVE-HIGH DATA		
					M = H	M = L; ARITHMETIC OPERATIONS	
S3	S2	S1	S0	LOGIC FUNCTIONS	C _n = H (no carry)	C _n = L (with carry)	
L	L	L	L	F = $\bar{A}$	F = A	F = A PLUS 1	
L	L	L	H	F = $\overline{A+B}$	F = A + B	F = (A + B) PLUS 1	
L	L	H	L	F = $\bar{A}B$	F = A + $\bar{B}$	F = (A + $\bar{B}$) PLUS 1	
L	L	H	H	F = 0	F = MINUS 1 (2's COMPL)	F = ZERO	
L	H	L	L	F = $\bar{A}\bar{B}$	F = A PLUS $\bar{A}\bar{B}$	F = A PLUS $\bar{A}\bar{B}$ PLUS 1	
L	H	L	H	F = $\bar{B}$	F = (A + B) PLUS $\bar{A}\bar{B}$	F = (A + B) PLUS $\bar{A}\bar{B}$ PLUS 1	
L	H	H	L	F = A $\oplus$ B	F = A MINUS B MINUS 1	F = A MINUS B	
L	H	H	H	F = $A\bar{B}$	F = $\bar{A}\bar{B}$ MINUS 1	F = $\bar{A}\bar{B}$	
H	L	L	L	F = $\bar{A} + B$	F = A PLUS AB	F = A PLUS AB PLUS 1	
H	L	L	H	F = A $\oplus$ B	F = A PLUS B	F = A PLUS B PLUS 1	
H	L	H	L	F = B	F = (A + $\bar{B}$) PLUS AB	F = (A + $\bar{B}$) PLUS AB PLUS 1	
H	L	H	H	F = AB	F = AB MINUS 1	F = AB	
H	H	L	L	F = 1	F = A PLUS A*	F = A PLUS A PLUS 1	
H	H	L	H	F = A + $\bar{B}$	F = (A + B) PLUS A	F = (A + B) PLUS A PLUS 1	
H	H	H	L	F = A + B	F = (A + $\bar{B}$) PLUS A	F = (A + $\bar{B}$) PLUS A PLUS 1	
H	H	H	H	F = A	F = A MINUS 1	F = A	