

SISTEMAS DIGITAIS – P1 - DATA: 15 / 06 / 2007

NOME: _____

Nº ASS: GABARITO

TURMA: E31

PROF.: Aparecido Nicolett

PROVA SEM CONSULTA E SEM CALCULADORA

DURAÇÃO 90 MINUTOS

1^a Questão (2,5): Projete e implemente um circuito lógico que controle a passagem de um sinal A de acordo com os seguintes requisitos: (i) A saída X deve ser igual a A , quando as entradas de controle B e C estiverem em um mesmo nível; (ii) X deve permanecer em alto, quando B e C estiverem em níveis distintos. Pedê-se:

a) A equação lógica de X , obtida a partir da tabela verdade preenchida com as informações acima.

A	B	C	X
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

\checkmark

$$X = \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + A\bar{B}C + AB\bar{C} + ABC$$

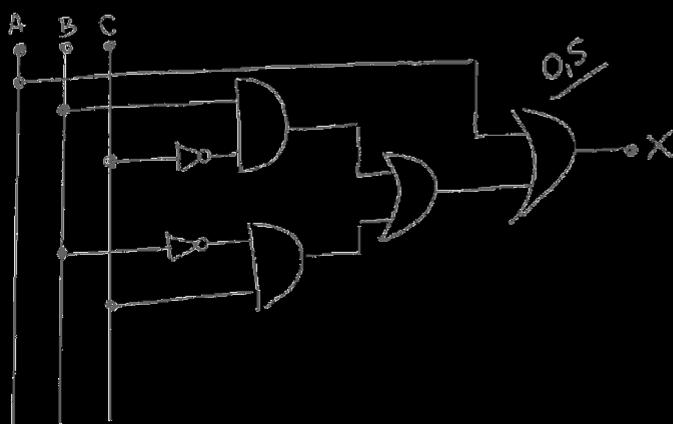
b) A equação de X minimizada por mapa de Karnaugh na forma de "soma de produtos".

C\B\A\B	00	01	11	10
0	0	0	1	1
1	1	0	0	0

\checkmark

$$X = A + B\bar{C} + \bar{B}C$$

c) O circuito lógico de saída montado com portas lógicas básicas (AND, OR, INV) de duas entradas no máximo.



2 - AND

2 - OR

2 - INV.

2º Questão (2,5): Dada a função F, pede-se:

$$F = \bar{A} \cdot \bar{B} \cdot \bar{C} + B \cdot \bar{C} \cdot D + \bar{A} \cdot B \cdot D + \bar{A} \cdot B \cdot C \cdot \bar{D}$$

a) Minimize a função por mapas de Karnaugh.

CD \ AB	00	01	11	10
00	0	1	0	0
01	0	1	1	0
11	0	1	0	0
10	0	1	0	0

0,5

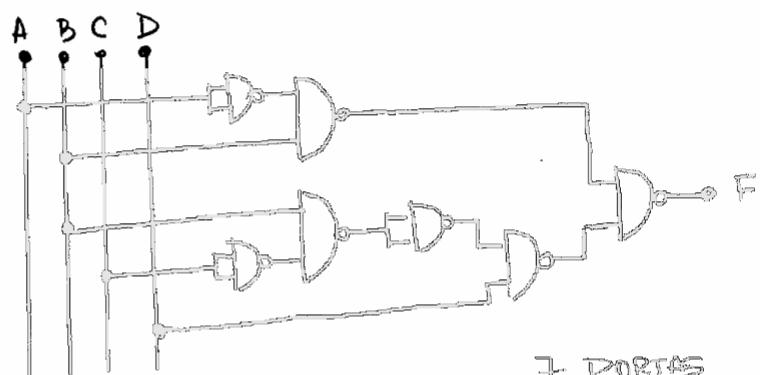
$$F = \bar{A}B + B\bar{C}D$$

b) Implemente a função minimizada utilizando apenas portas NAND de duas entradas.

$$\overline{F = \bar{A}B + B\bar{C}D}$$

$$\overline{F = \bar{A}B \cdot \bar{B}\bar{C}D}$$

1,0



7 PORTAS

c) Implemente a função minimizada utilizando apenas portas NOR de duas entradas.

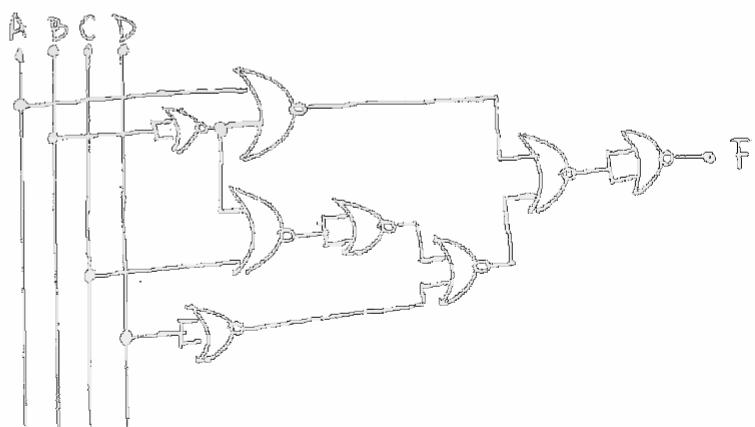
$$\overline{F = \bar{A}B + B\bar{C}D}$$

$$\overline{F = \bar{A}B \cdot \bar{B}\bar{C}D}$$

$$\overline{F = (\bar{A} + B) \cdot (\bar{B} + C + D)}$$

$$\overline{F = (\bar{A} + B) + (\bar{B} + C + D)}$$

1,0



8 PORTAS

3ª Questão (2,5): Implemente as funções F, G e H simultaneamente utilizando apenas 1 DEMULTIPLEX de 3 variáveis de seleção. Se necessário, utilize portas lógicas NAND com 2 entradas.

$$F = X \cdot \bar{Y} + \bar{X}Z + YZ$$

$$G = \bar{X} \cdot Y \cdot \bar{Z} + X \cdot \bar{Y}$$

$$H = Y \cdot \bar{Z} + X \cdot \bar{Y} \cdot Z$$

TABELA DO DEMULTIPLEX										
C	B	A	S0	S1	S2	S3	S4	S5	S6	S7
0	0	0	E	1	1	1	1	1	1	1
0	0	1	1	E	1	1	1	1	1	1
0	1	0	1	1	E	1	1	1	1	1
0	1	1	1	1	1	E	1	1	1	1
1	0	0	1	1	1	1	E	1	1	1
1	0	1	1	1	1	1	1	E	1	1
1	1	0	1	1	1	1	1	1	E	1
1	1	1	1	1	1	1	1	1	1	E

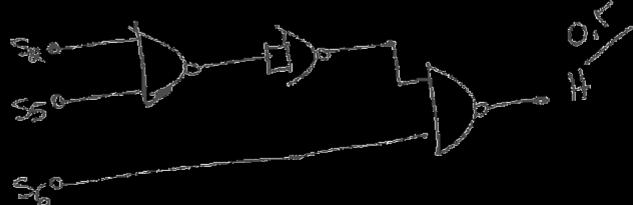
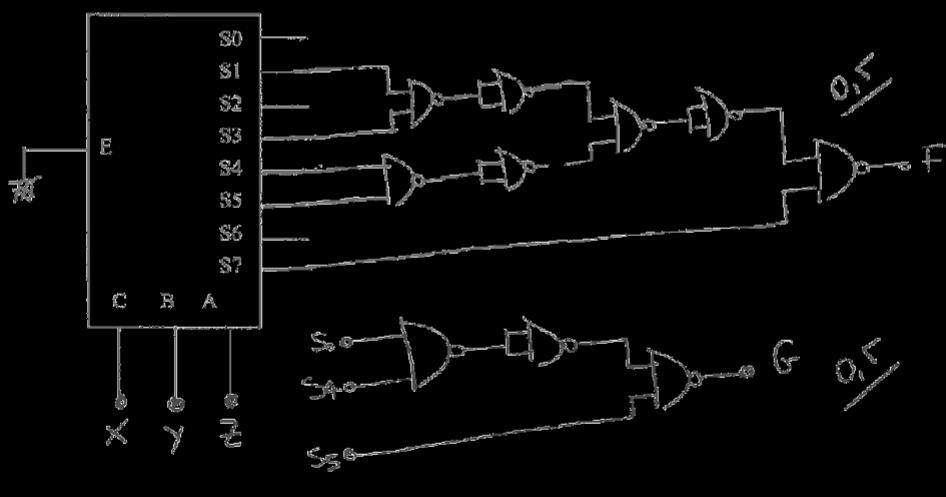
S	X	Y	Z	F	G	H
0	0	0	0	0	1	0
S1	0	0	1	1	0	0
S2	0	1	0	0	0	1
S3	0	1	1	0	0	0
S4	1	0	0	1	1	0
S5	1	0	1	1	1	1
S6	1	1	0	0	0	1
S7	1	1	1	1	0	0

✓.0

F → 7 PORTAS

G → 3 PORTAS

H → 3 PORTAS



4º Questão (2,5): Construa um Subtrator Completo de 1 bit. Implemente a saída S_u com um MULTIPLEX de três variáveis de seleção e $Cout$ com um DEMULTIPLEX com três variáveis de seleção. Utilize portas lógicas de duas entradas, se necessário.

	A	B	Cin	S_u	$Cout$
D ₀	0	0	0	0	0
D ₁	0	0	1	1	1
D ₂	0	1	0	1	1
D ₃	0	1	1	0	1
D ₄	1	0	0	1	0
D ₅	1	0	1	0	0
D ₆	1	1	0	0	0
D ₇	1	1	1	1	1

	Cin\AB	00	01	11	10
S ₀	0	0	1	0	1
S ₁	1	1	0	1	0

$$S_u = \bar{A}\bar{B}C_{in} + \bar{A}BC_{in} + AB C_{in} + A\bar{B}C_{in}$$

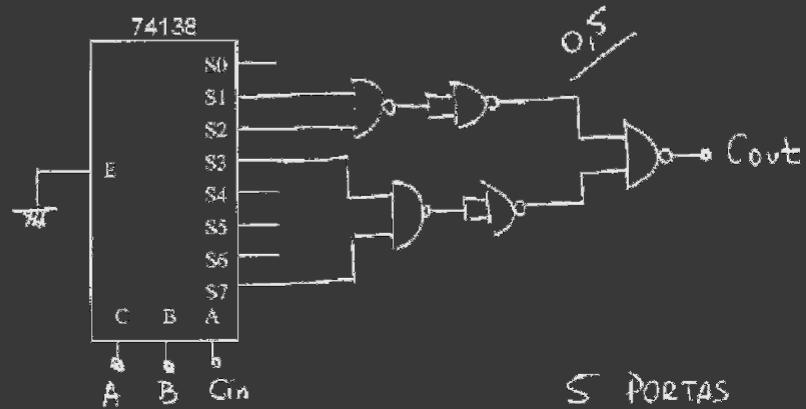
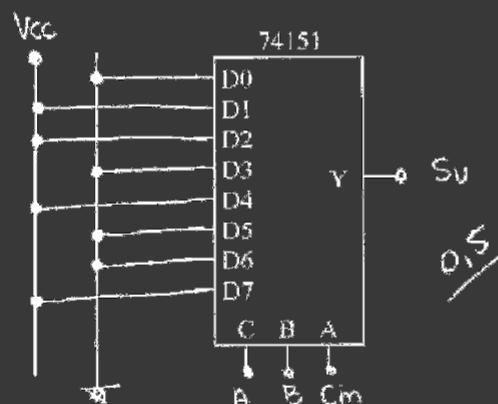
05

	Cin\AB	00	01	11	10
S ₄	0	0	1	0	0
S ₅	1	1	1	1	0

05

$$Cout = \bar{A}B + BC_{in} + \bar{A}C_{in}$$

05



5 PORTAS